

単結晶 SiC 薄膜の製作と微小構造材料への適用*

諸 貴 信 行** 角 田 陽** 高 岡 勝 則***

Fabrication of Single-Crystal SiC Thin Film and Its Application to Microstructure

Nobuyuki MORONUKI, Akira KAKUTA and Katsunori TAKAOKA

This paper deals with a proposal for both the fabrication process of single-crystal silicon-carbide (SiC) thin-films and its application to microstructure. The SiC thin film was synthesized using molecular beam epitaxy, where single crystal SiC layer can be grown on single crystal silicon (Si) substrate. Applying lithography and etching process, microscopic cantilevers were fabricated. Reactive ion etching (RIE) process shaped the outline of the cantilevers. Then, the Si substrate beneath the cantilevers was selectively removed with some types of etching processes to compare the geometrical accuracy. Typical dimensions of the cantilevers were 10 μ m in length and 30 μ m in width. The thickness was 180nm that is equal to thickness of the SiC epitaxial layer. The bending test of the cantilevers were also carried out to demonstrate its flexibility.

Key words: silicon, silicon carbide, single crystal, micro-structure, cantilever

1. 緒 言

炭化珪素(以下SiC)の優れた機械特性と電気特性を利用した高温用マイクロセンサ等の開発が進められているが¹⁾、質の良い基板の製作法と、所望の形状を得るための加工法が製造上の問題として解決されていない。

構造を微細化する際、その材料内部に含まれる欠陥は破壊のきっかけとなるなど強度に直接影響するため、SiCは多結晶より単結晶であることが望ましい。単結晶シリコン(以下Si)が微小構造材料に用いられるのも、このような理由による場合が多い。またSiCは高融点であるため、バルク構造が必要でない場合には適当な基板上に薄膜を形成する方が合理的である。品質の安定した基板材料としてSiがあるが、SiCとの格子不整合が20%程度あるため、SiC/Si構造を製作する際には様々な問題がある。

たとえばCVD法を応用した方法²⁾があるが、複数のガスソースを用いる場合が多いためプロセスの管理が難しい。しかも成長温度が1000度を超えるような場合はSi構造の熱軟化・変形も問題となる³⁾。そこで、1,3ジシラブタンを用いてソースを単一化し、さらにプロセスの低温化する方法が検討され⁴⁾、さらにその機械的特性の評価まで行われているものの⁵⁾、欠陥の少ない単結晶膜を得ることは容易でない。

CVDに比べて成膜速度は遅いものの、良質の薄膜製作が容易なエビタキシャル成長によるSiC製作も試みられている。Si基板との格子定数の差を小さくするため、SiCの中でも6H-SiC(六方晶)構造を成長させる例が多い⁶⁾。3C-SiC(立方晶)についてもエビタキシャル成長を試みた例があり⁷⁾、多層ヘテロ構造についての試み⁸⁾や新しいプロセスの提案⁹⁾が行われている。しかし、その特性評価などは十分に行われていない。

なお、ヘテロ構造を製作する際に問題となりやすい残留応力についても、これまで多くの研究が行われてきており^{10) 11)}、そ

の低減法は既に確立されつつあると考えられる。

一方、成膜後の加工プロセスについて、これまで反応性イオンエッチング(RIE)を用いた方法が検討されてきているものの^{12) 13)}、パターンングから最終的なSiC構造を得るまでの一貫したプロセスは十分な検討が行われておらず、応用を進める上での障害になっていると考えられる。

著者らは分子線エビタキシによってSi基板上に単結晶SiC薄膜を製作する研究を進めてきており、これまでは原子オーダーで超平滑な表面を得ることを目的としてきた¹⁴⁾。本報では、単結晶SiC薄膜の製作から単純なはり構造の試作までを通じ、SiC単結晶微小構造の製作プロセスの提案を行うことを目的とする。

2. SiC薄膜の製作と評価

2.1 実験装置構成と方法

図1に実験装置を示す。真空容器中で加熱した基板に向けて分子線を供給し、基板表面において基板結晶軸にならった結晶成長を行うことができる(分子線エビタキシ(MBE))。容器の真空度は十分に高く($<10^{-9}$ Pa)、不純物の混入を最小限に抑えられるようにしてある。SiCを製作する際には十分なエネルギーが必要であるため、基板温度は1200度まで加熱できるようになっている。分子線源としては、電子線蒸発源でSiインゴットから

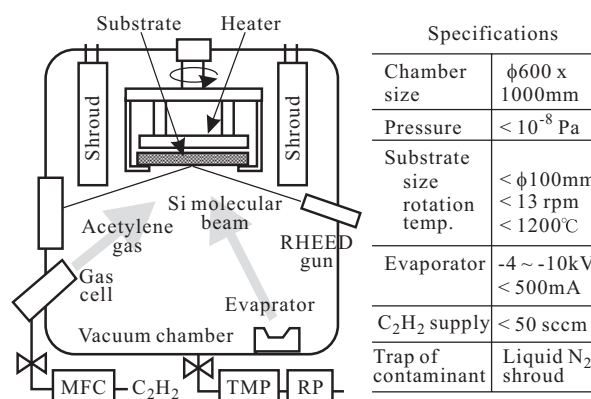


Fig. 1 Experimental setup and main specifications

* 原稿受付 平成 16 年 12 月 9 日

** 正 会 員 東京都立大学大学院(八王子市南大沢 1-1)

*** 学生会員 東京都立大学大学院

発生させたSi分子線と、アセチレンの熱分解による炭素分子線を用いた。成長前後の結晶性の確認は高エネルギー電子線回折 (RHEED) により行った。装置の主な仕様は図中に示したとおりである。

プロセスは図2に示すとおりである。洗浄した単結晶(111)Si基板を容器に入れ、加熱しながらアセチレンのみを供給してその表面を炭化し、その後さらに加熱を続け、所定の温度に達したところでSiの供給を開始し、SiCの成長を行った。エピタキシャル成長速度は一般的に遅く、本実験では1時間の成長を行って厚さ180nm(公称値)の薄膜を製作した。

2.2 製作したSiC薄膜の結晶性

Si基板上にSiCをヘテロエピタキシャル成長させる場合のモデル図と問題点を図3に示す。同図は(111)基板を[110]方向から観察した格子を示したものであり、Siの格子定数は0.543nm、SiCのそれは0.436nmである。この格子定数の違いから界面には大きなひずみが生じ、これを緩和するために粒界や、構造は同じものの位相がずれたアンチフェーズバウンダリなどの欠陥を作りやすい。他の問題として、元素の組成比が1:1となるかどうか、基板結晶構造が成長層へ継承されるかどうか、また、界面付近での不純物の混入の有無などがある。

RHEEDにより結晶性の評価を行った結果を図4に示す。エピタキシャル成長前の基板観察では良好な結晶性を示すストリーク(縞状)パターンが観察された(同図左上)。炭化後のパターン(同図左下)ではパターンが明確でなくなり、結晶性が劣化したことがわかり、併せてストリーク間隔がSiのそれより大きいことから格子定数が小さくなったことも読み取れる。炭化前後でのストリーク間隔の変化から、格子間隔は炭化後に20%程度小さくなったことがわかり、理論値の24.5%とほぼ等しい値になることがわかった。SiC層のRHEEDパターン(同図右下)ではストリーク間隔は変わらずにストリークが明確化したことから結晶性が向上したことがわかる。

図5には、ほぼ同じ条件で作製したSiC/Si界面部分を透過電子顕微鏡(TEM)で観察した結果を示す。図下側のSi基板内では原子が規則正しく並んでおり、界面付近(炭化層)では格子が乱れていることがわかる。しかし、10原子層程度の厚さ乱れた後は、Si基板の格子にならう形でSiC層が成長していることがわかる。この図から読み取ったSiCの格子定数はSi基板のそれに比べて20%程度小さくなっており、RHEED観察の結果とよく一致する。他の観察結果では結晶構造の位相がそろっていない部分、いわゆるアンチフェーズバウンダリ(図3参照)があることもわかっている。配向性のない材料組織では隣り合う結晶粒間の格子が全く整合せず、これが材料欠陥となるため、機械的強度は低下すると考えられる。一方、アンチフェーズバウンダリでは結晶格子の位相がずれながらも格子自体の整合性は維持されるため、これが強度に及ぼす影響は小さいと考えられる。

2.3 ピットの発生

成長させたSiC層を上面から電子顕微鏡(SEM)観察すると、図6に示すようなピットが観察された。成長条件により、ピットの発生数が異なるもののその形状は同様であり、(111)Si基板上で正三角形であったことから、エネルギー的に安定な{111}面が現れた形状となっていることがわかる。同図右側の断面図を見ると、その深さは0.5μm程度であることがわかる。これまでの研究結果¹⁴⁾を踏まえると次のような理由が考えられる。すなわち、図2の炭化工程の際に炭素原子の供給が十分でないとSiが露出した部分が残る。SiC合成時に基板のその部分からSi原子

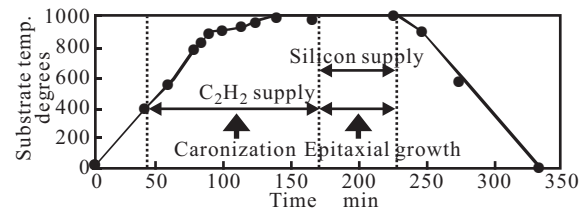


Fig. 2 Process of SiC epitaxial growth

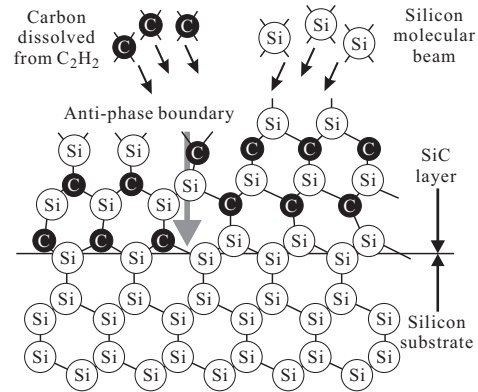


Fig. 3 Epitaxial growth of SiC on Si substrate

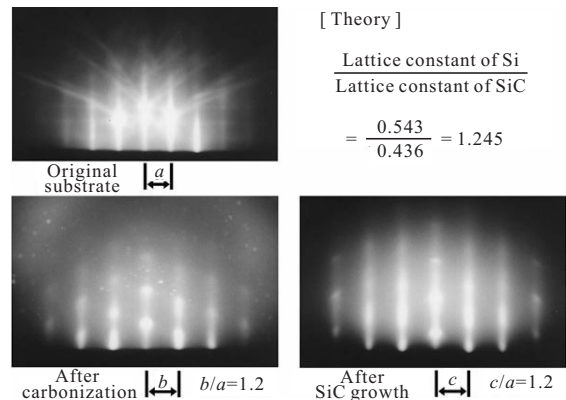


Fig. 4 Results of RHEED analysis

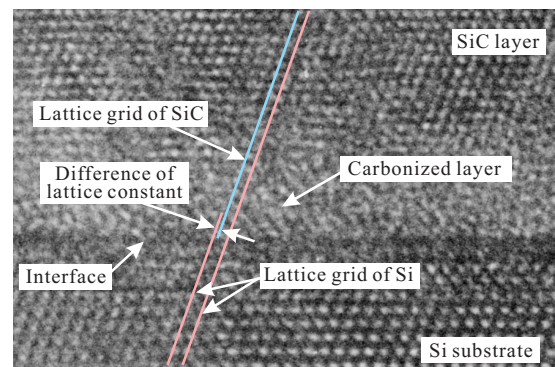


Fig. 5 Results of TEM observation

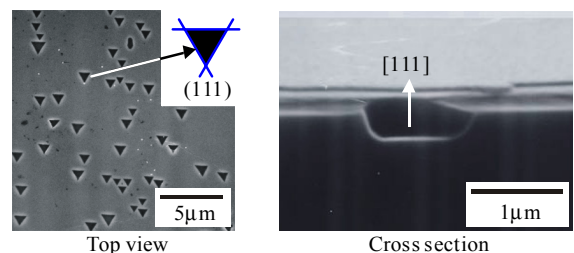


Fig. 6 SEM observation of pits on Si substrate

が拡散し、あたかもエッチングされたようになったと考えられる。しかし、これらのピットはSEM観察では観察できるもののAFM観察では観察されなかったことから、基板に凹部はあるものの、その上のSiC層は問題なく形成されており、SEM観察ではSiC層を電子線が透過してその下部にあるピットが観察されたと考えられる。従って、本研究で目指すSiC構造の製作に関してはピットの有無は影響しないと考えられる。

3. 微細構造製作プロセス

3.1 プロセスと組合せ

図7に本研究で用いた構造製作プロセスを示す。SiC層をパターニングするために、まずリソグラフィによりレジストにパターンを転写した。ここで用いたレジストは厚膜ネガ型フォトリソレジスト(MicroChem製SU-8)であり、厚さを30 μm と厚くすることでエッチングの際のマスクとした。SiC層の除去は、表1に示す条件のRIEにより行った。上記レジストを用いた理由は、他の薄膜レジストではRIEの際に侵食されてしまい、マスクの機能を果たせなかったためである。ただし、本レジストの除去はドライプロセス(アッシング)では難しかったため、後述するようにウェットプロセスで行った。

その後の下地のSi層除去を行うプロセスについては、ウェットプロセスとドライプロセスの組合せが複数考えられる。メニスカス(液架橋)力によって構造が変形・固着してしまうなどの問題から一般的にはドライプロセスが好まれるが¹⁵⁾、輪郭精度などの議論が少ないため、ここでは以下に示すようなウェットとドライを含めた4つの手順を検討した(表2)。

- マスクをつけたままで表3¹⁶⁾に示す条件のウェットエッチング(3min)でSiを除去した後、マスクを除去
- マスクをつけたままで表4に示す条件のドライエッチングでSiを除去した後、マスクを除去
- 上記(b)の後、表3のウェットエッチング(2min)により、さらにSiを除去
- マスクを除去後、表3の条件のウェットエッチング(3min)でSiを除去

なお、SiC除去のためのRIEではイオン衝撃による方向性を有した加工が行われ、パターン形状が正確に転写できるように配慮し、また、Si除去プロセスの条件(表3,4)は、いずれも等方的な性質が強いエッチングであり、マスク下部を除去(アンダーカット)することでSiCの片持ちはり構造を製作した。各条件は予備実験を行って決定したものであるが、必ずしも最適な条件とはいえない。

図8に、SiC除去までを行った後のパターン観察結果(左側は通常のSEM写真、右側は3次元処理像)を示す。ただし、レジストは H_2SO_4 (71%) H_2O_2 (21%) H_2O (8%)溶液で除去してある。幅30 μm で、長さが種々異なる片持ちはりパターンが2本ずつ作られている。長さが異なるものがあるのは、別の目的で製作したマスクパターンを用いたためであり、ここでは意味を持たない。最表面部分がマスクで覆われていたSiC部であり、マスクの保護作用が確認できた。表面粗さ計で段差を測定したところ1.2 μm であったことから、厚さ180nmのSiCは完全に除去され、Si層までエッチングが進んだことがわかる。その結果、基板にあったピットはもはや観察されない。

なお、はりの周囲がだれた形状になった。これは、RIE加工中の生成物などの堆積により、はり周囲でのエッチング速度が局所的に遅くなった結果と考えられる。しかし、SiC層はパター

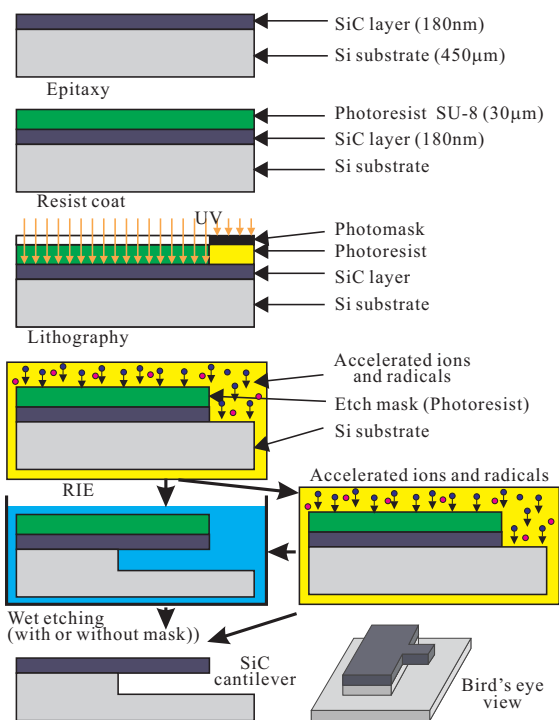


Fig.7 Process flow and its variation

Table 1 Conditions for SiC etching

Gas	CF_4 (80%), O_2 (20%)
RF Power	50W
Pressure	3Pa
Etching time	15min

Table 2 Variation of the process

(a)	Wet etching with mask (Table 3, 3min), then mask removal
(b)	Dry etching with mask (Table 4), then mask removal
(c)	Further wet etching (Table 3, 2min) after processing of (b)
(d)	Removal of mask, then wet etching (Table 3, 3min)

Table 3 Conditions for Si wet etching

Etchant	HF (9%), HNO_3 (68%), CH_3COOH (23%)
Etching rate	2-6 $\mu\text{m}/\text{min}$ ¹⁶⁾

Table 4 Conditions for Si dry etching

Gas	SF_6
RF Power	100W
Pressure	30Pa
Etching time	10min

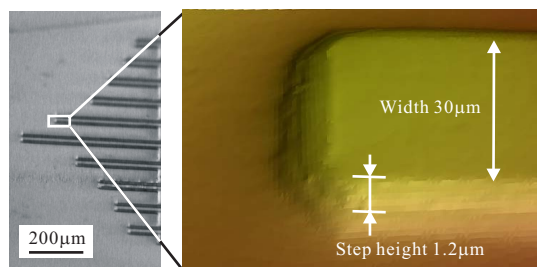


Fig.8 Results of SEM observation after SiC patterning

ンどおり除去されているため、後工程に対する影響はないと考えられる。

3.2 製作結果

製作したSiC片持ちはりの上面からのSEM観察結果を図9に示す。黒い矩形部分は下地のSiが見えている部分であり、この

上下および左方に突出した、白く見える部分がSiC層である。エッチング時間をさらに長くすると突出しの長いはり構造ができるものの、洗浄・乾燥工程で壊れてしまうため、はり中央部が基板に支えられた短いはり構造とした。以下では各条件の比較を行うために観察結果をまとめる。

(a) ウェットエッチングによるSi除去の場合

SiCははりの輪郭が明確でなく、細かく砕けたように見える。アンダーカットがあまり進まなかったため、突出し量は $3.6\mu\text{m}$ と小さかった。図8に示すようにパターンを狭い間隔（最小 $40\mu\text{m}$ ）で並べながらも $30\mu\text{m}$ 厚のマスクをつけてウェットエッチングを行ったため、エッチング液が十分に浸透せず、アンダーカットが進まなかった可能性がある。

(b) ドライエッチングによるSi除去の場合

輪郭精度は良好であり、突出し量も大きくなった。しかし、はりの幅がやや小さくなっており、SiC層も側方からの侵食を受けたと見られる。

(c) 前記(b)の後にさらにウェットエッチングした場合

突出し量が $10\mu\text{m}$ 程度まで大きくなり、輪郭精度も良好であった。しかし、前記(b)の場合と同様に、はりの幅が減少した。

(d) マスクを最初に除去してウェットエッチングした場合

突出し量が最も大きく、 $12\mu\text{m}$ 程度まで大きくなった。ただし、はりの輪郭が多少崩れて見える。はりの幅の減少は見られず、ほぼ所望の寸法（ $30\mu\text{m}$ ）となった。

図10には、それぞれのはりの鳥瞰図を示す。この図から、SiCはりのエッジ部の輪郭精度を調べることができるとともに、薄膜構造の平面度（たわみ）を知ることができる。また各図では、SiCはりの下部で支えとなっているSiも観察でき、底面の荒れた様子や、等方的なエッチングの結果としてSi側壁が垂直ではなく傾いている様子がわかる。以下では各条件の結果をまとめる。

(a) ウェットエッチングによるSi除去の場合

SiCはり構造を透過してSi基板が見え、はり支持部の先端角部が丸くなってしまっているのがよくわかる。はりも同様に角が丸くなってしまっており、しかも端部がシャープではなく崩れてしまっている。Si基板表面の荒れも大きい。

(b) ドライエッチングによるSi除去の場合

大きな突出し量が得られており、はりの稜線はシャープな形状となった。突出し量が大きいためか、先端がやや下がって見える。これは自重の影響ではなく、残留応力の影響と考えられる。すなわち、成膜時に発生した残留応力が基板エッチングに伴って緩和され、はりの変形を引き起こしたと考えられる。

(c) 前記(b)の後にさらにウェットエッチングした場合

前記(b)と同様の結果となった。

(d) マスクを最初に除去してウェットエッチングした場合

輪郭の崩れはあまり顕著には見えず、突出し量が最も大きい。この例では、はりがやや上方に反った形状となっているが、これも残留応力の影響と考えられる。はり下部のSi基板表面が最も滑らかに見えるのは、ウェットプロセスの特徴と考えられる。

以上をまとめると、ドライエッチングによると良好な輪郭精度が得られるものの、SiC部分も侵食されるためか、幅が小さくなる傾向があることがわかった。ウェットプロセスの場合、マスク除去はプロセスの最後ではなく、早い段階で行う方が輪郭精度が良いことがわかった。また、残留応力が最終形状

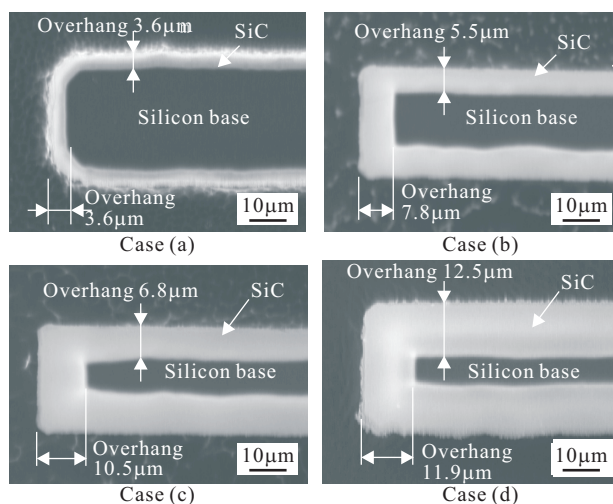


Fig.9 Top views of SiC cantilevers after various processings

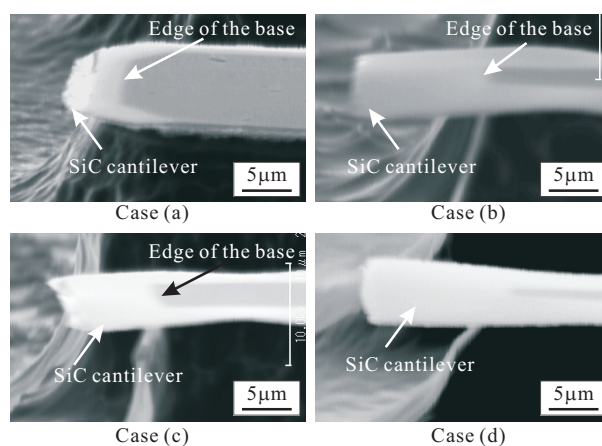


Fig.10 Bird's eye views of SiC cantilevers after various processings

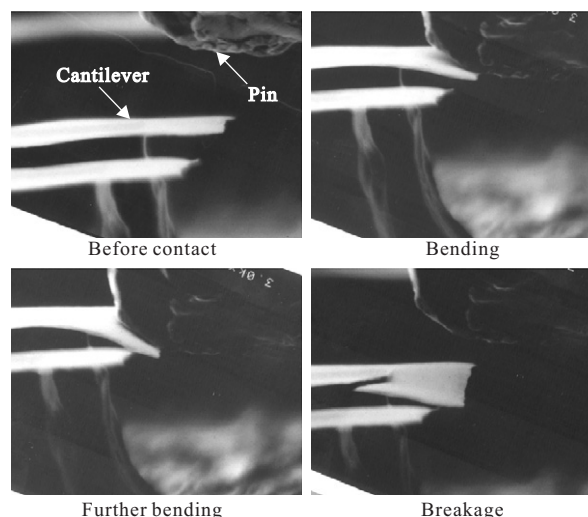


Fig.11 Bending test of the SiC cantilever

に強く影響することがわかった。これらの結果の適用範囲は限られ、例えば、はり寸法が異なる場合にはさらなる実験が必要であろう。また、ドライエッチングにおいて XeF_2 などのガス種を用いると、エッチングがさらに等方的となるため、アンダーカットが進んではりなどの構造を作りやすいと考えられる。しかし、ここで得られた指針はそのような場合にも適用できると考えられる。

また 製作したはりの長さはわずか10 μ mと短いようであるが ,厚さが180nmであることを考えるとアスペクト比は55と比較的大きい .

4 . はりの柔軟性評価

4.1 たわみ実験

SEM内で 観察を行いながらSiCはりのたわみ実験を行った . 試料をSEMのステージに取り付け 固定台に据え付けたピンに対してこれを近づけることにより 片持ちはりに変形を与えた . 図11に観察結果を示す . 同図左上は片持ちはりがピンに近づいているところを示し 同図右上は接触を始めた段階の状態を示す . 同図左下は ,さらにステージ動作を与え ,はりが大きく変形した様子を示す .その後 ,ステージの位置を戻したところ 弾性回復は見られたものの ,はりの一部が壊れていることがわかり ,元の形状には戻らなかった(同図右下) .他のいくつかのはりについても同様の実験を行った結果 ,はりは高い柔軟性を有することがわかった .

4.2 製作中に見られた構造

エピタキシャル成長時に発生した残留応力の影響により 製作途中のエッチング段階で基板から離れたSiC薄膜がカールしてしまった例があった . 図12にその例のSEM観察結果を示す . 基板には特定のパターンを設けず ,Siを溶解するためのエッチング液(表3と同じ)に一部を浸し ,SiC薄膜が剥離・脱落した境界部を観察した . 同図左側はそれを上方から観察した結果である . 左側はSiが露出した部分であり ,多くのピットを観察することができる . 右側ではSiC薄膜を透かしてSi基板上的ピットを見ることができる . 境界部には何も無いように見えるが ,方向・倍率を変えて観察してみると ,同図右側に見られるように SiC薄膜が基板から離れ ,カールした部分があった .この場合は内部欠陥があったためか 幾つかのはりに分離してしまったものの ,SiC薄膜は高い柔軟性を有することが ,この例からもわかる .

5 . 結 言

エピタキシャル成長によりSi基板上に単結晶SiC薄膜を製作し ,これを構造材料とする微小構造を得るためのプロセスを提案し ,微小片持ちはりの製作を試みた . 主な結果は以下のように要約される .

- (1) Si基板上にSiCをエピタキシャル成長させることで単結晶薄膜が得られることがわかった .
 - (2) その際 ,Si基板表面にピットが発生するものの ,薄膜には影響していないことがわかった .
 - (3) SiC薄膜から片持ちはりを製作する際の手法を複数検討し ,本研究のマスク形状および寸法範囲ではドライプロセスの方がはりの形状精度などは良いもののSiC薄膜そのものが侵食を受けること ,またウェットプロセスでは侵食は受けにくいものはりの形状精度が劣化することがわかった .
 - (4) 製作した SiC はりは幅 30 μ m ,長さ 10 μ m ,厚さ 180nm (公称値)と微小なものの ,高い柔軟性を有することがわかった .
- 以上の結果は ,例えば高温用微小機構への適用可能性を示唆するものと考えられる . ただし ,SiC薄膜の残留応力を低減しないと ,自立構造に適用するのは難しいと考えられる . また ,エッ

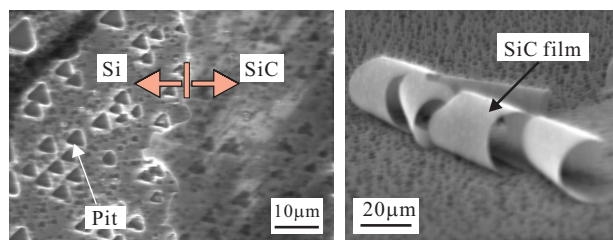


Fig.12 Curled structure of SiC thin film on Si substrate

チングプロセスの各条件についても 適正化の余地を残している SiCはりの機械的特性の評価も今後の課題である .

謝 辞

本研究の一部はNEDO提案公募型研究費の補助を受けて行われたことを付記するとともに ,示唆を戴いた古川勇二教授(東京農工大学)および実験に協力してくれた石井洋平君に謝意を表す .

参 考 文 献

- 1) R. S. Okojie, G. C. Fralick, G. J. A. Blaha, J. J. Adamczyk, and J. M. Feiereisen: A Single Crystal SiC Plug-Play High Temperature Drag force Transducer, Digest of Technical Papers for Transducers '03(2003)400.
- 2) H. Nagasawa and Y. Yamaguchi: Heteroepitaxial Growth of 3C-SiC by LPCVD with Alternative Gas Supply, Springer Proceedings in Physics, 71(1992)40.
- 3) F. Maseeh and S. D. Senturia: Plastic deformation of highly doped Silicon, Sensors and Actuators A: Physical, 23, 1-3, April(1990)861.
- 4) C. R. Stoldt, M. C. Fritz, C. Carraro, and R. Maboudian: Micromechanical properties of silicon-carbide thin films deposited using single-source chemical-vapor deposition, Applied Physics Letters, 79, 3, 16, July (2001)347.
- 5) C. R. Stoldt, C. Carraro, W. R. Ashurt, D. Gao, R. T. Howe, R. Maboudian: A low-temperature CVD process for silicon carbide MEMS, Sensors and Actuators A, 97-98(2002)410.
- 6) P. G. Neudeck, J. A. Powell, G. Beheim, E. L. Benavage, and P. B. Abel: Enlargement of step-free SiC surface by homoepitaxial web growth of thin SiC cantilevers: Journal of Applied Physics, 92, 5, 1, Sept.(2002)2391.
- 7) Y. T. Yang, K. L. Ekinci, X. M. H. Huang, L. M. Schiavone, M. L. Roukes, C. A. Zorman and M. Mehregany: Monocrystalline silicon carbide nanoelectromechanical systems, Applied Physics Letters, 78, 2, 8(2001)162.
- 8) Y. Ikoma, T. Endo, F. Watanabe, and T. Motooka: Growth of Si/3C-SiC/Si(100) heterostructure by pulsed supersonic free jets, Applied Physics Letters, 75, 25, 20 Dec.(1999)3977.
- 9) Y. Ikoma, R. Ohtani, N. Matsui, and T. Motooka: SiC/Si-dots multilayer structures formed by supersonic free jets of CH₃SiH₃ and Si₃H₈, J. Vac. Sci. Technol. B21(6), Nov.Dec(2003)2492.
- 10) Y. Sun, K. Nakatsugi and T. Miyasato: Stress Release Behavior of Amorphous SiC/Si Structure during Annealing. Jpn. J. Appl. Phys. 40, Pt.1, 11(2001)6290.
- 11) E. Hurtos and J. Rodriguez-Viejo: Residual stress and texture in poly-SiC films grown by low pressure organometallic chemical-vapor deposition, Journal of Applied Physics, 87, 4, 15, Feb.(2000)1748.
- 12) G. Beheim and C. S. Salupo: Deep RIE Process for Silicon Carbide Power Electronics and MEMS, Proc. of Material Research Society Symposium, 622(2000).
- 13) F. A. Khan and I. Adesida: High rate etching of SiC using inductively coupled plasma reactive ion etching in SF₆- gas mixtures: Applied Physics Letters, 75, 15, 11 Oct.(1999)2268.
- 14) N. Moronuki, Y. Furukawa: An Analysis of Surface Properties of Hetero-Epitaxially Grown SiC Surface on Si Substrate, Annals of CIRP, 49, 1(2000)447.
- 15) B. Chapman: Glow discharge processes, Willy-interscience(1980) 299.
- 16) P. Rai-Choudhury: Handbook of Microlithography, Micro-machining, and Microfabrication, IEE(1997).